



Projet de fin d'études

Traitement du signal et communication numérique sur FPGA





Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Contexte
- Finalité

Analyse spectrale voie courte/voie longue sur FPGA

Liaison Gigabit Ethernet sur FPGA

Conclusion et perspectives



Traitement du signal et communication numérique sur FPGA

Présentation du stage

Thales

Un des leaders mondial en électronique pour:

- l'aéronautique
- l'espace
- la défense
- les technologies de l'information

68 000 personnes dont **22 000** ingénieurs à travers le monde



Traitement du signal et communication numérique sur FPGA

Présentation du stage

Division aéronautique

~ 25 % du chiffre d'affaire

Propose une gamme d'équipements et de sous systèmes dont:

- Radars de guerre électronique et de surveillance maritime
- Planches de bord
- Cockpits



Traitement du signal et communication numérique sur FPGA

Présentation du stage

Service architecture numérique

Plus de 30 personnes

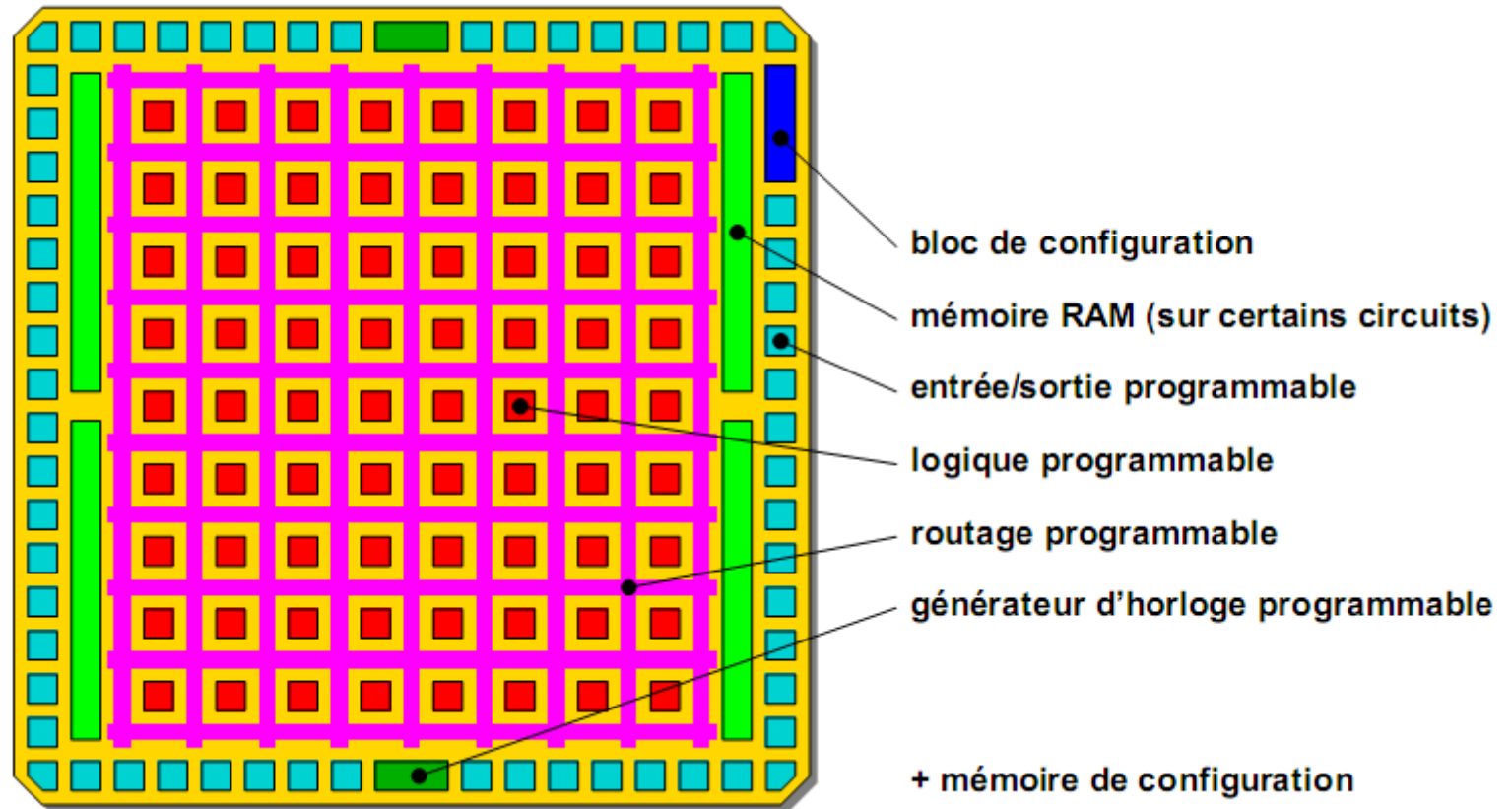
Conception et intégration de coffrets électronique autours de
en 3 pôles:

- Pôle ingénierie
- Pôle CLP [Composant Logique Programmable]
- Pôle Programme



Traitement du signal et communication numérique sur FPGA

Présentation du stage
Structure d'un FPGA:

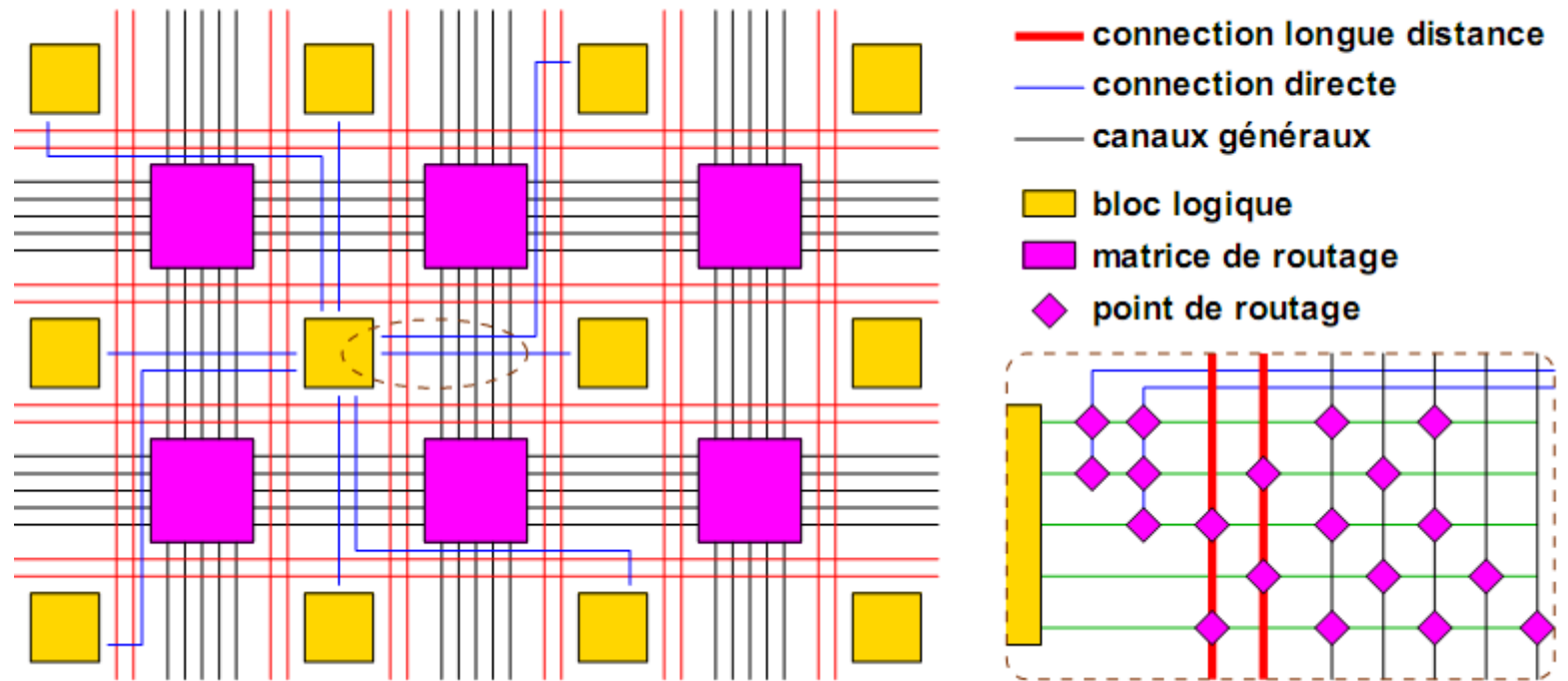




Traitement du signal et communication numérique sur FPGA

Présentation du stage

Matrice d'un FPGA:

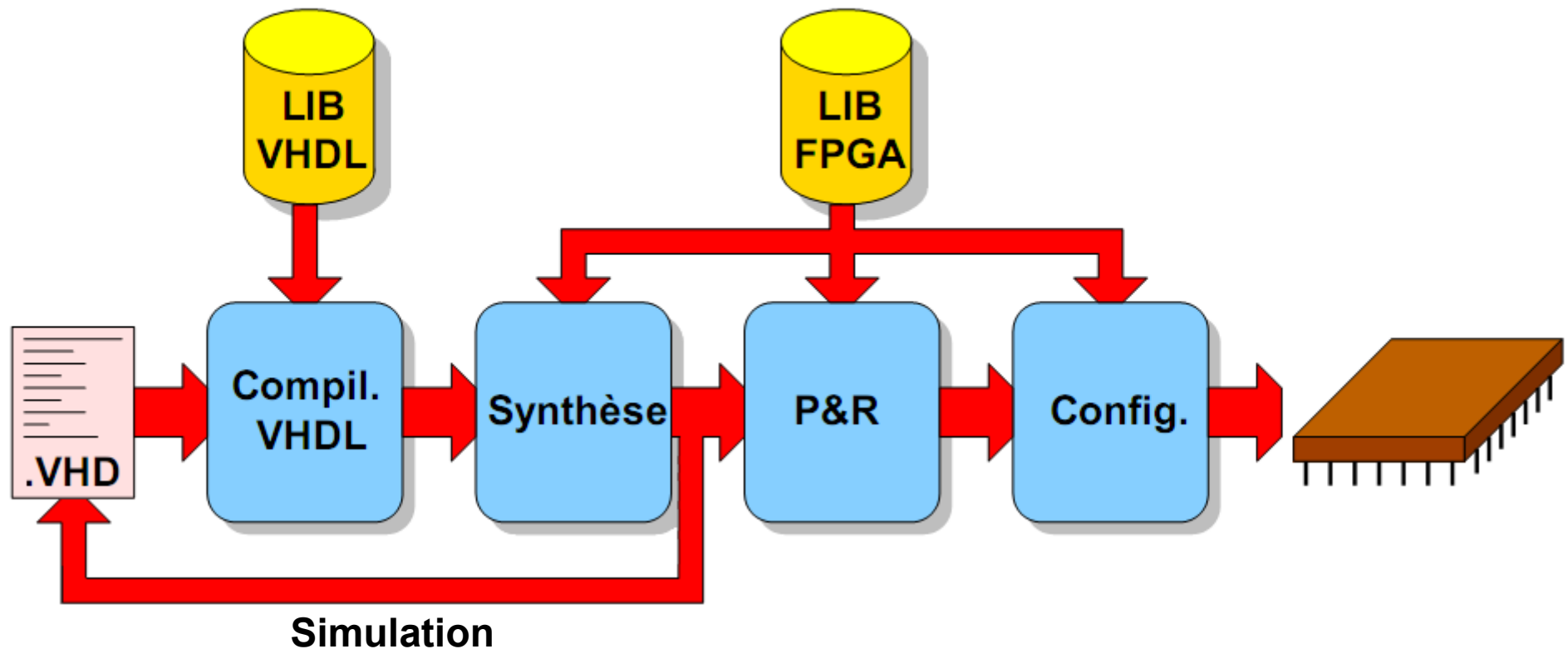




Traitement du signal et communication numérique sur FPGA

Présentation du stage

Flot de conception d'un FPGA:





Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Contexte
- Finalité

Analyse spectrale voie courte/voie longue sur FPGA

Liaison Gigabit Ethernet sur FPGA

Conclusion et perspectives

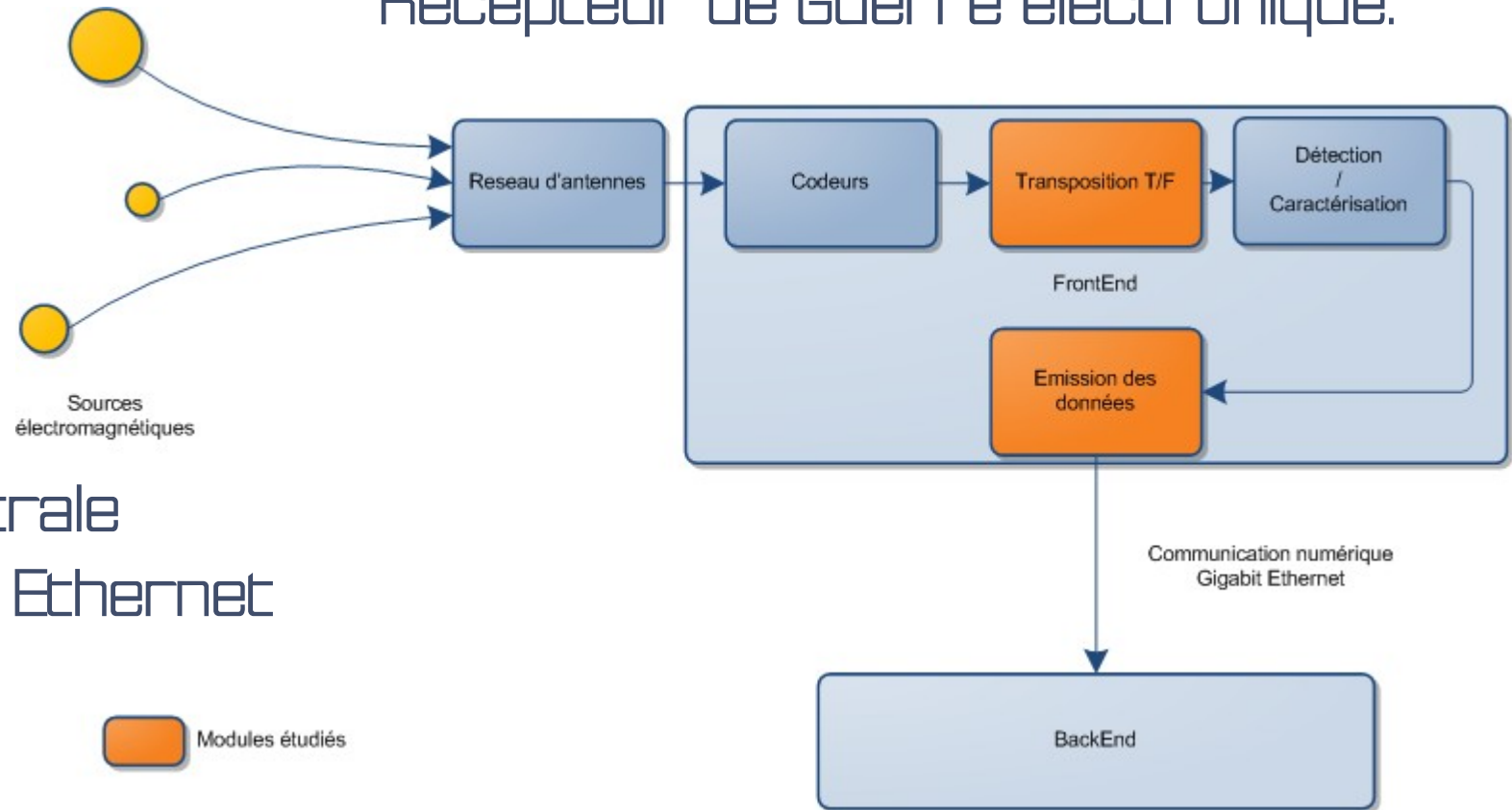


Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Finalité

Récepteur de Guerre électronique:



- Analyse spectrale
- Liaison Gigabit Ethernet



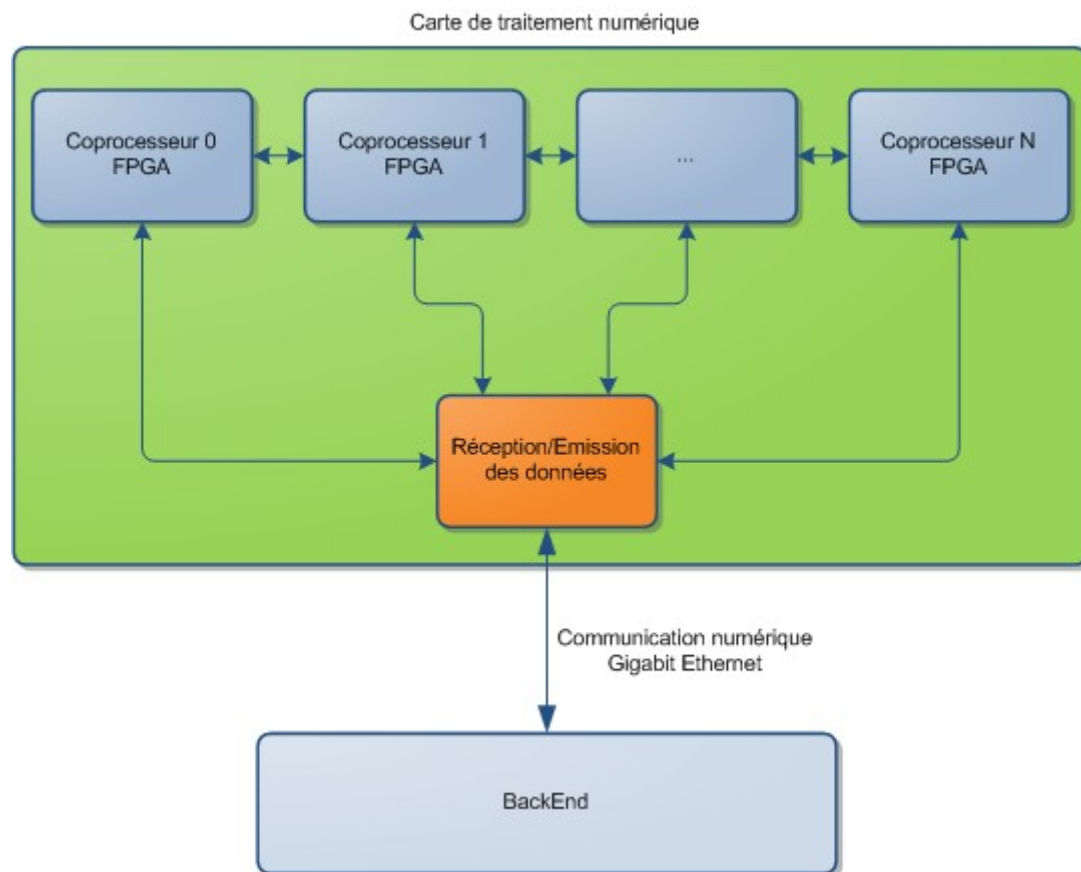
Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Finalité

Carte de traitement

- Amélioration de l'existant par l'adjonction d'une connectivité G-Ethernet





Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Contexte
- Finalité

Analyse spectrale voie courte/voie longue sur FPGA

Liaison Gigabit Ethernet sur FPGA

Conclusion et perspectives



Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

But: Transposer le signal temporel dans le domaine fréquentiel pour une connaissance du milieu radioélectrique.

Résolution Fréquentielle : Augmente avec le nombre de points intervenants dans le calcul de la FFT.

Résolution Temporelle : Inversement proportionnelle à la résolution fréquentielle.

Un savant compromis est nécessaire, sauf si ...

FFT: Transformée de Fourier Rapide



Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

Résolution temporelle et fréquentielle élevée--> 2 voies d'analyse:

Voie d'analyse longue

bonne résolution fréquentielle
--> distinction de menaces de fréquences proches

Voie d'analyse courte

bonne résolution temporelle
--> détermination précise du temps d'arrivée de la menace



Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

Démarche de conception adoptée:

Identification des contraintes et architecture du design
en conséquence

1) Mise en forme des données

-Fenêtrage et overlapping

2) Cible Visée : Virtex 5 SX95T

-Limitation en ressources et en fréquence de fonctionnement

3) Utilisation d'une FFT complexe

-Présentation des données et reconstitution du spectre

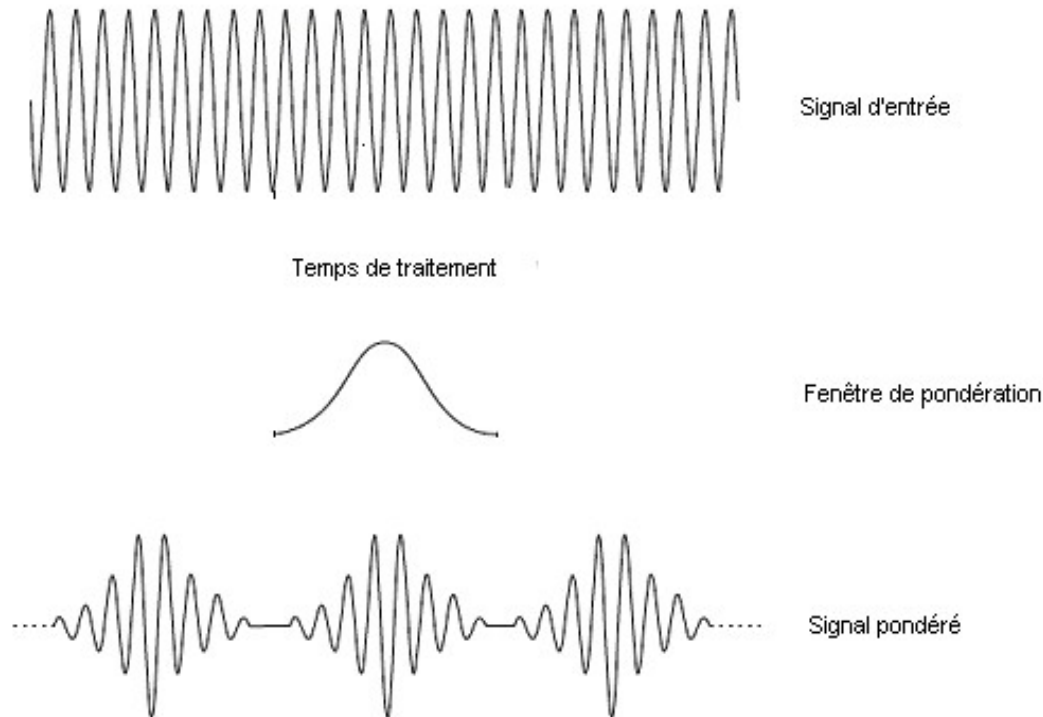


Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

1) Mise en forme des données

-Fenêtrage et overlapping



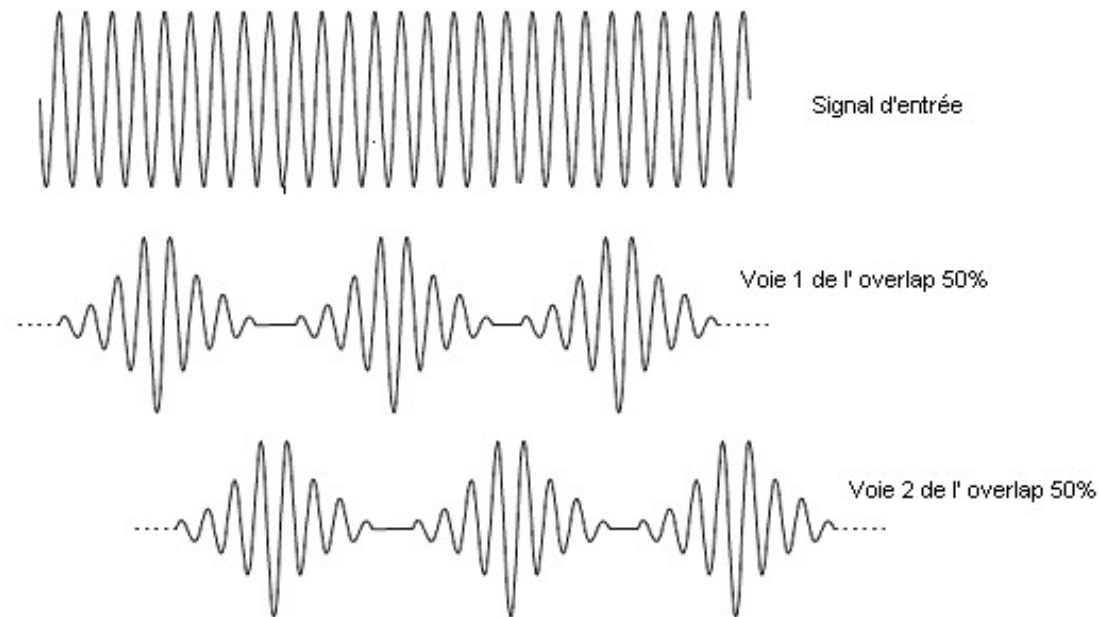


Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

1) Mise en forme des données

-Fenêtrage et overlapping





Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

2) Cible Visée : Virtex 5 SX95T

- Temps réel
- Limitation en ressources et en fréquence de fonctionnement

Fréquence de fonctionnement :

- supérieure à 200 Mhz
- impose 4 voies de traitement en // pour tenir la fréquence d'échantillonnage.

Ressources:

- Facteur limitant : 640 DSPs

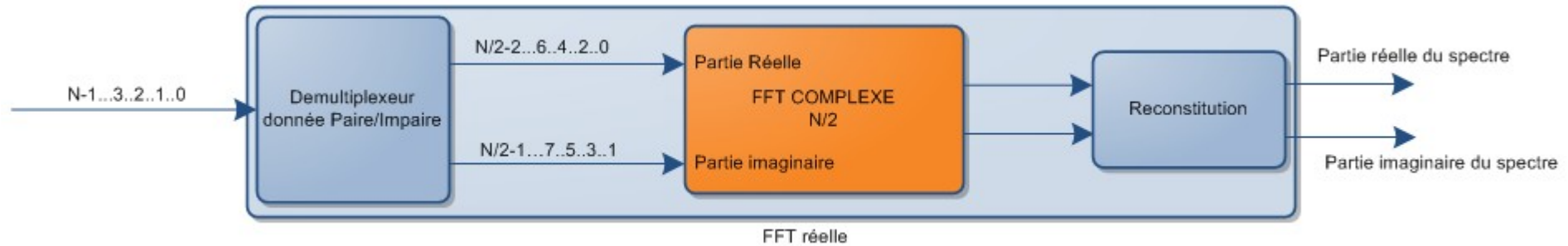


Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

3] Utilisation d'une FFT complexe

-Présentation des données et reconstitution du spectre



Algorithme de reconstitution

$$Re(S(k)) = \frac{1}{2} \cdot (Re(k) + Re(N - k) + Im(k) \cdot \cos(\frac{\pi \cdot k}{N}) + Im(N - k) \cdot \cos(\frac{\pi \cdot k}{N}) - Re(k) \cdot \sin(\frac{\pi \cdot k}{N}) + Re(N - k) \cdot \sin(\frac{\pi \cdot k}{N}))$$

$$Im(S(k)) = \frac{1}{2} \cdot (Im(k) - Im(N - k) + Re(k) \cdot \cos(\frac{\pi \cdot k}{N}) + Re(N - k) \cdot \cos(\frac{\pi \cdot k}{N}) - Im(k) \cdot \sin(\frac{\pi \cdot k}{N}) - Im(N - k) \cdot \sin(\frac{\pi \cdot k}{N}))$$

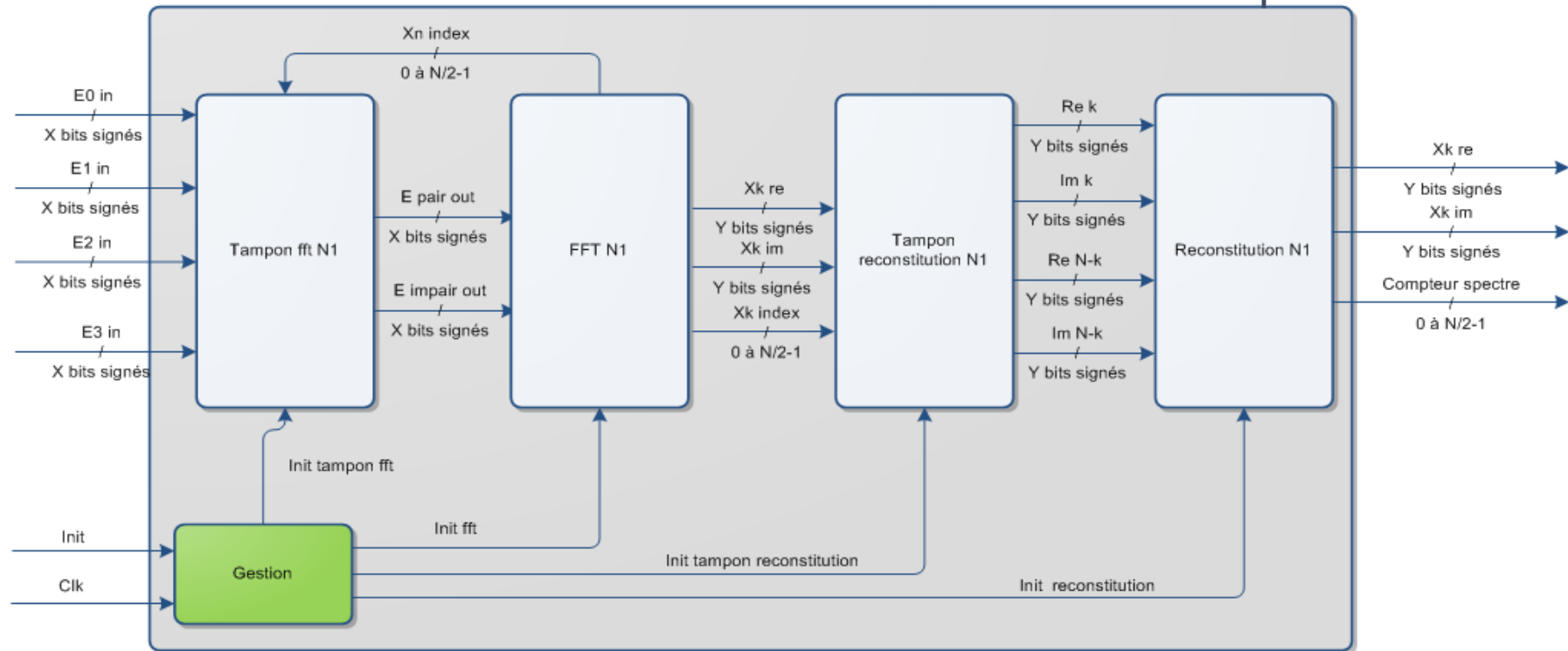


Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

3] Utilisation d'une FFT complexe

-Présentation des données et reconstitution du spectre



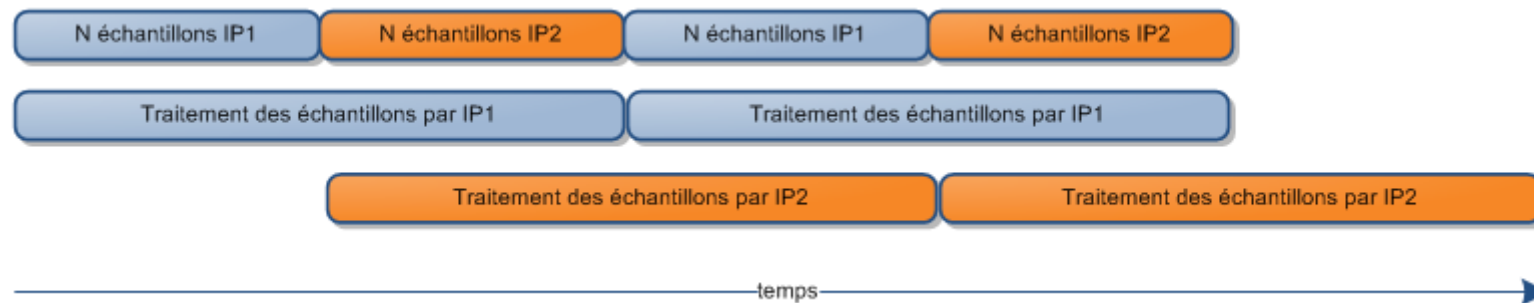


Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

3] Utilisation d'une FFT complexe

-Présentation des données et reconstitution du spectre



--> 4 FFTs courtes pour la voie courte
4 FFTs longues pour la voie longue



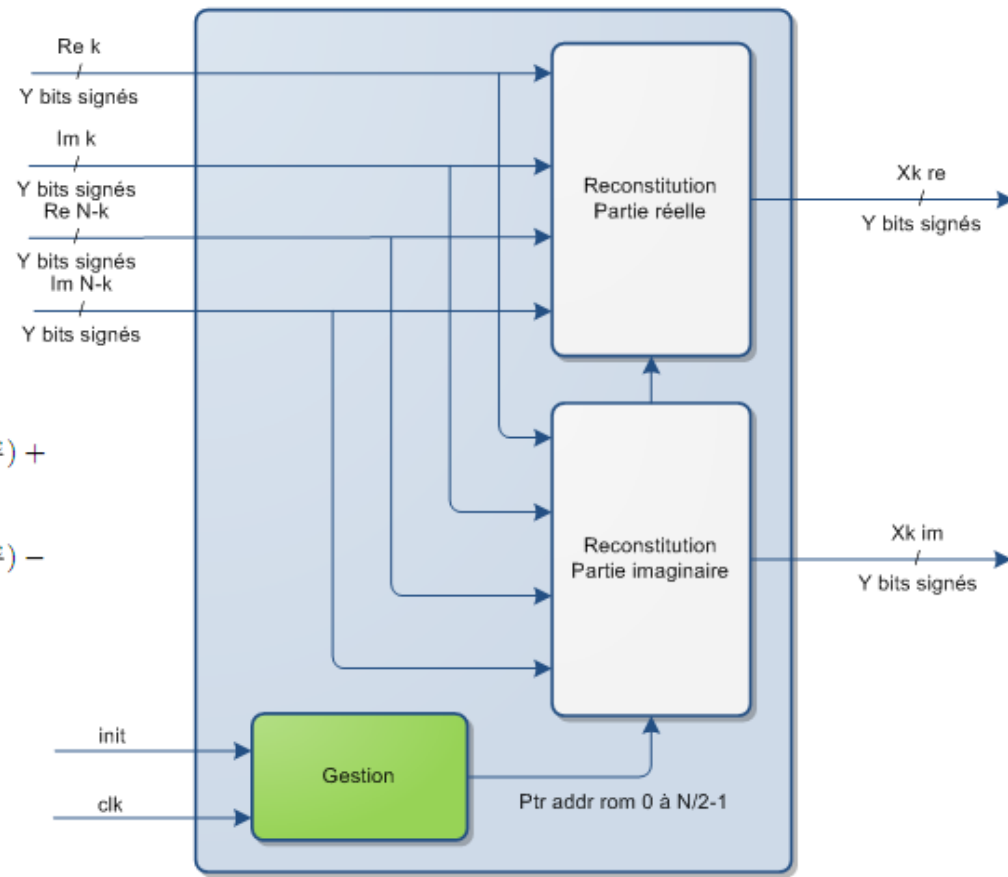
Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA -Reconstitution

Formule:

$$Re(S(k)) = \frac{1}{2} \cdot (Re(k) + Re(N - k) + Im(k) \cdot \cos(\frac{\pi \cdot k}{N}) + Im(N - k) \cdot \cos(\frac{\pi \cdot k}{N}) - Re(k) \cdot \sin(\frac{\pi \cdot k}{N}) + Re(N - k) \cdot \sin(\frac{\pi \cdot k}{N}))$$

$$Im(S(k)) = \frac{1}{2} \cdot (Im(k) - Im(N - k) + Re(k) \cdot \cos(\frac{\pi \cdot k}{N}) + Re(N - k) \cdot \cos(\frac{\pi \cdot k}{N}) - Im(k) \cdot \sin(\frac{\pi \cdot k}{N}) - Im(N - k) \cdot \sin(\frac{\pi \cdot k}{N}))$$





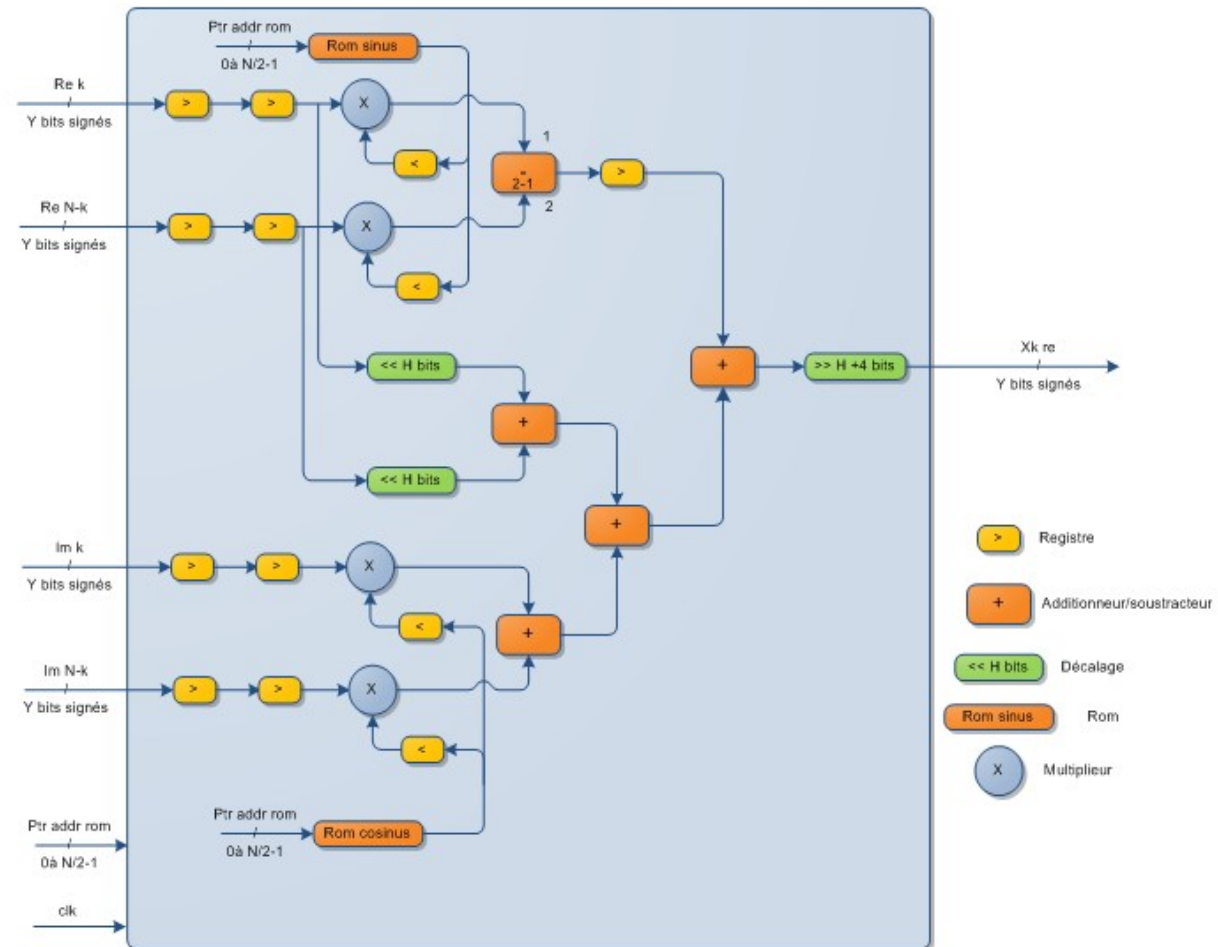
Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

-Reconstitution partie réelle

Pipelining du calcul

Latence de 8 coups d'horloge

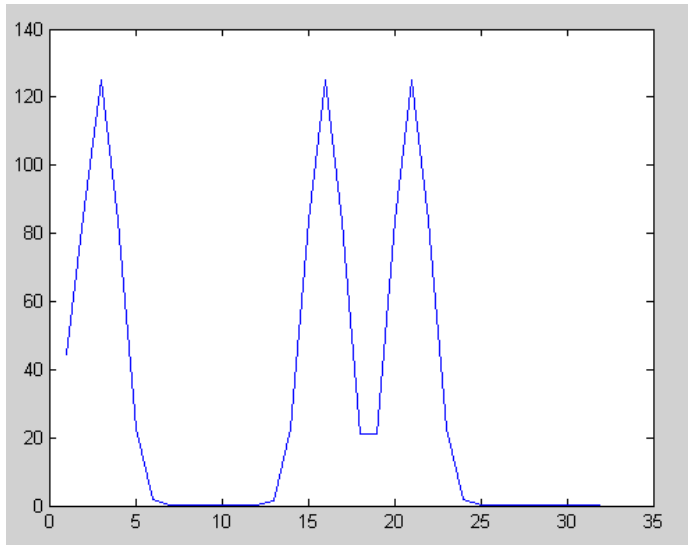




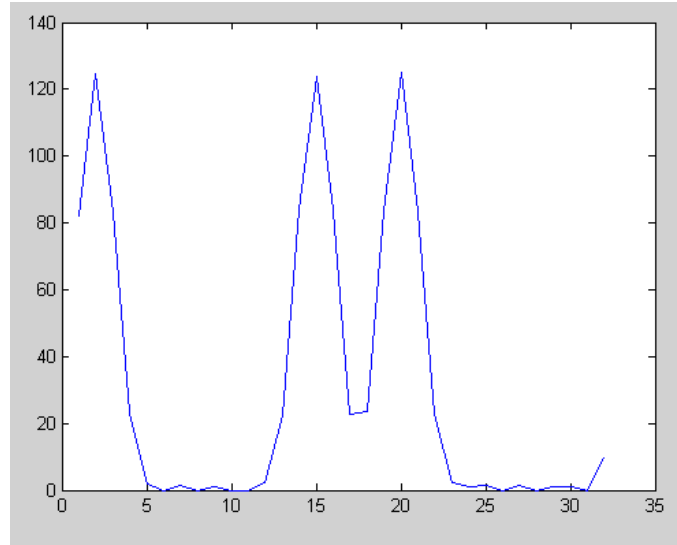
Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

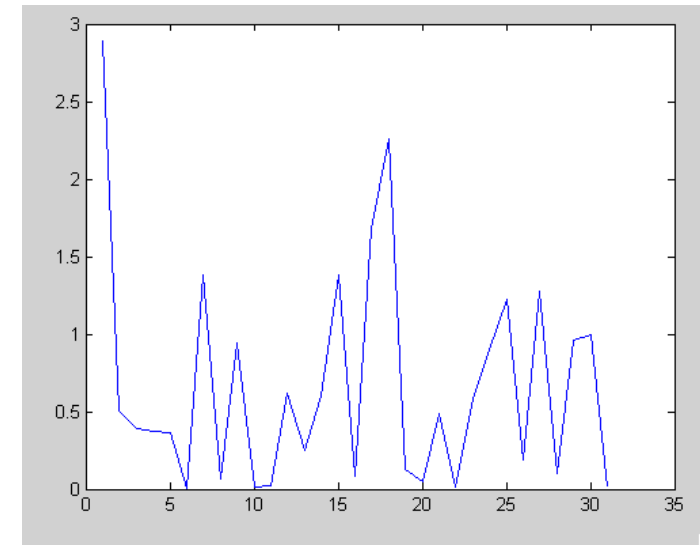
-Résultats voie courte



matlab



simulation modelsim

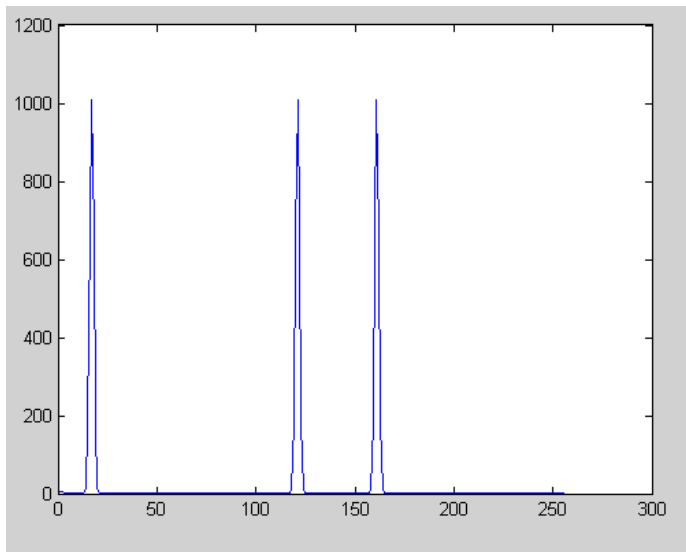


erreur absolue

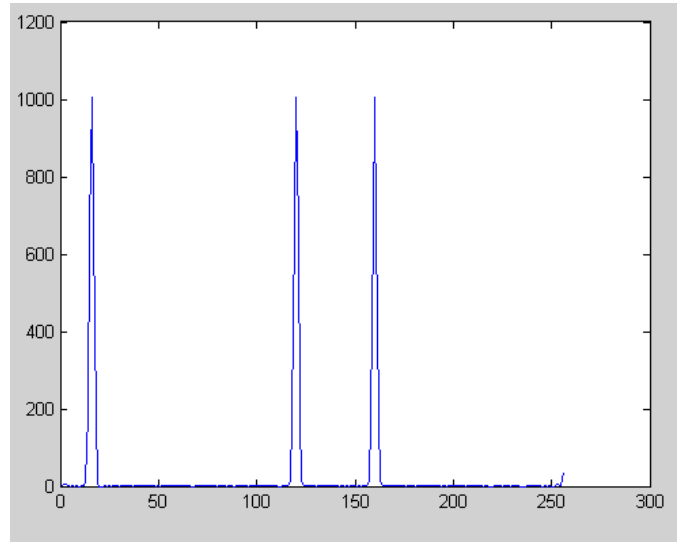


Traitement du signal et communication numérique sur FPGA

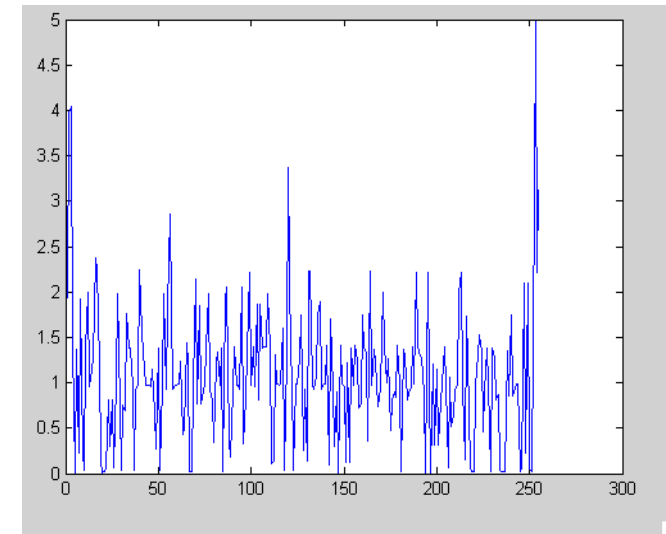
Analyse spectrale voie courte/voie longue sur FPGA -Résultats voie longue



matlab



simulation modelsim



erreur absolue



Traitement du signal et communication numérique sur FPGA

Analyse spectrale voie courte/voie longue sur FPGA

-Résultats

-Répétitivité

-Cohérence des voies

-Erreur < 3 %

[Troncature, dynamique utilisée, calcul Flottant Matlab]

-Projet validé par un test sur carte.



Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Contexte
- Finalité

Analyse spectrale voie courte/voie longue sur FPGA

Liaison Gigabit Ethernet sur FPGA

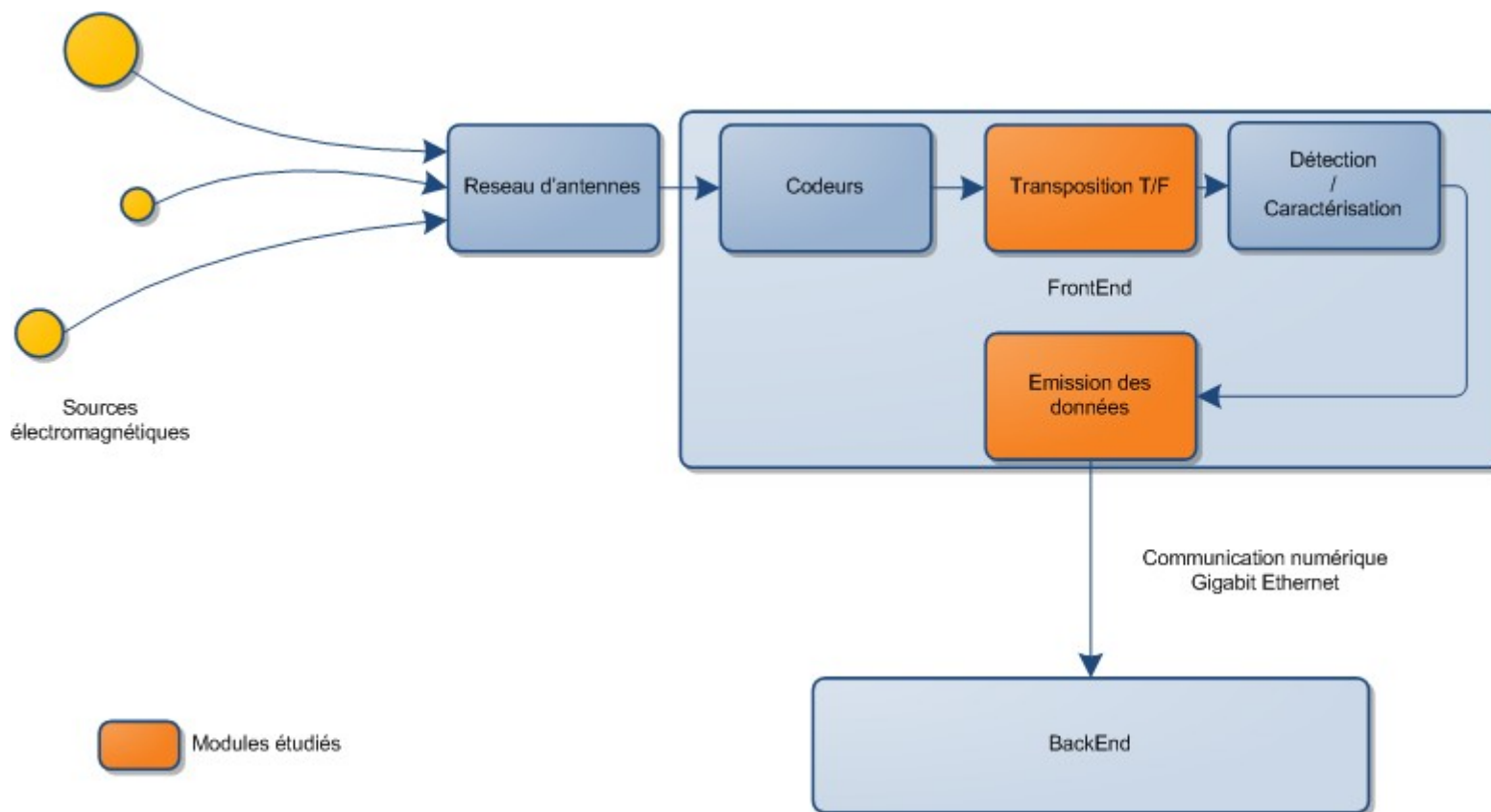
Conclusion et perspectives



Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Contexte:



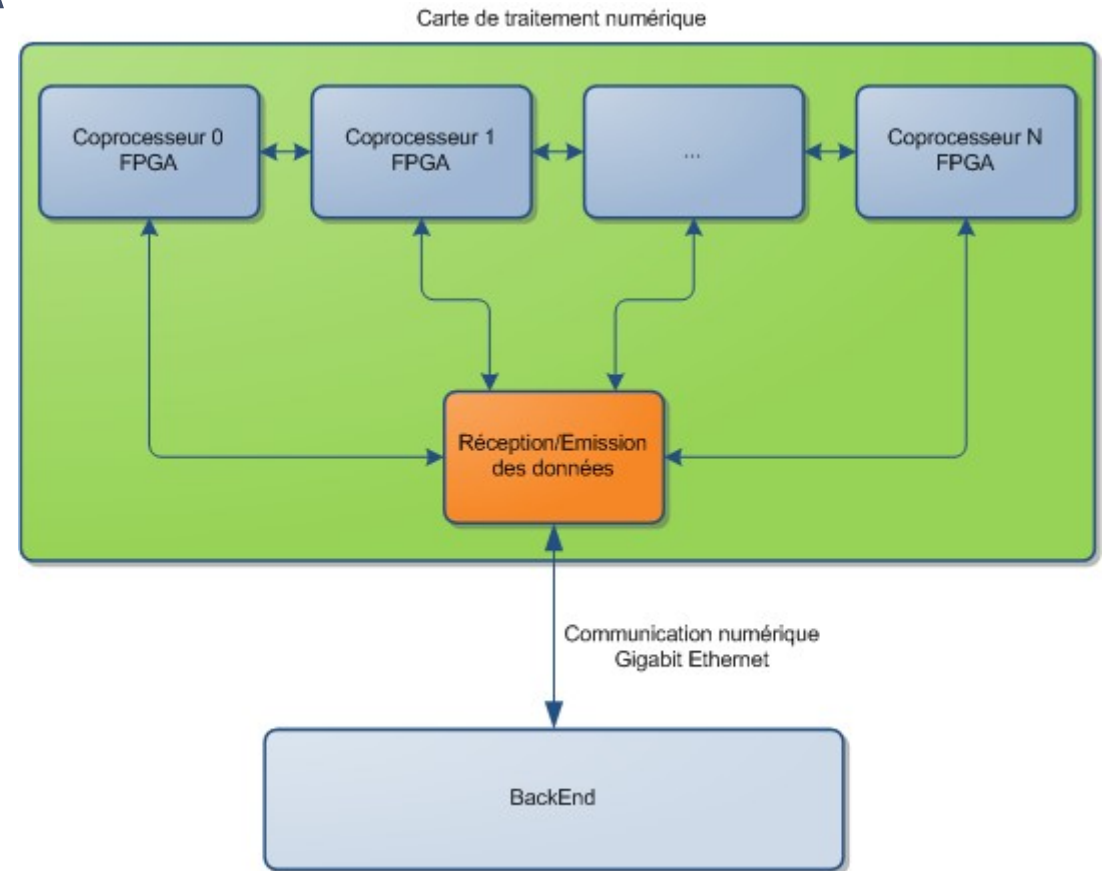


Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Contexte:

- Flexibilité de l'architecture point à point vs bus partagé pour le VME
- Performances débit utile > débit VME

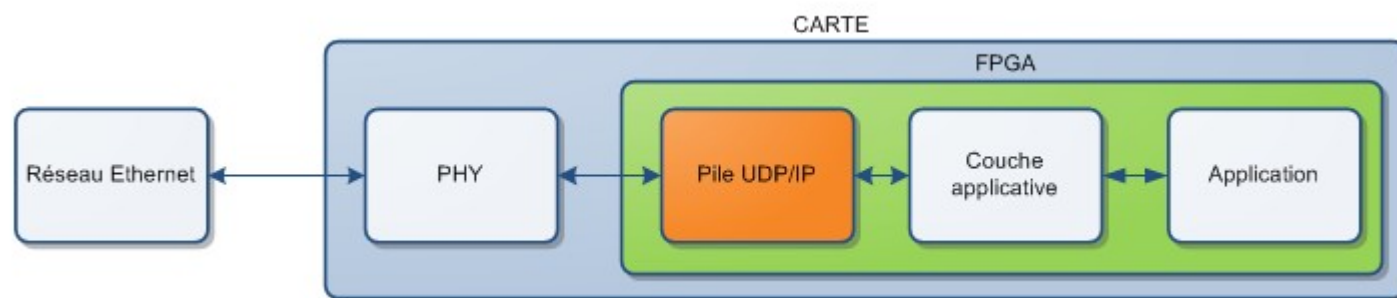




Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Contexte:



Développement d'une pile UDP/IP hardware



Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Architecture:

... .. correctement acheminées [ports UDP]

... .. d'un point A à un point B [IP, TTL,...]

... intègres [MAC , checksum]

Transmettre des données [Médium]

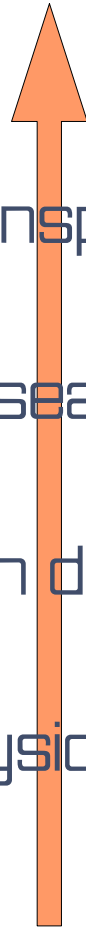
Modèle OSI

Transport

réseau

liaison données

physique





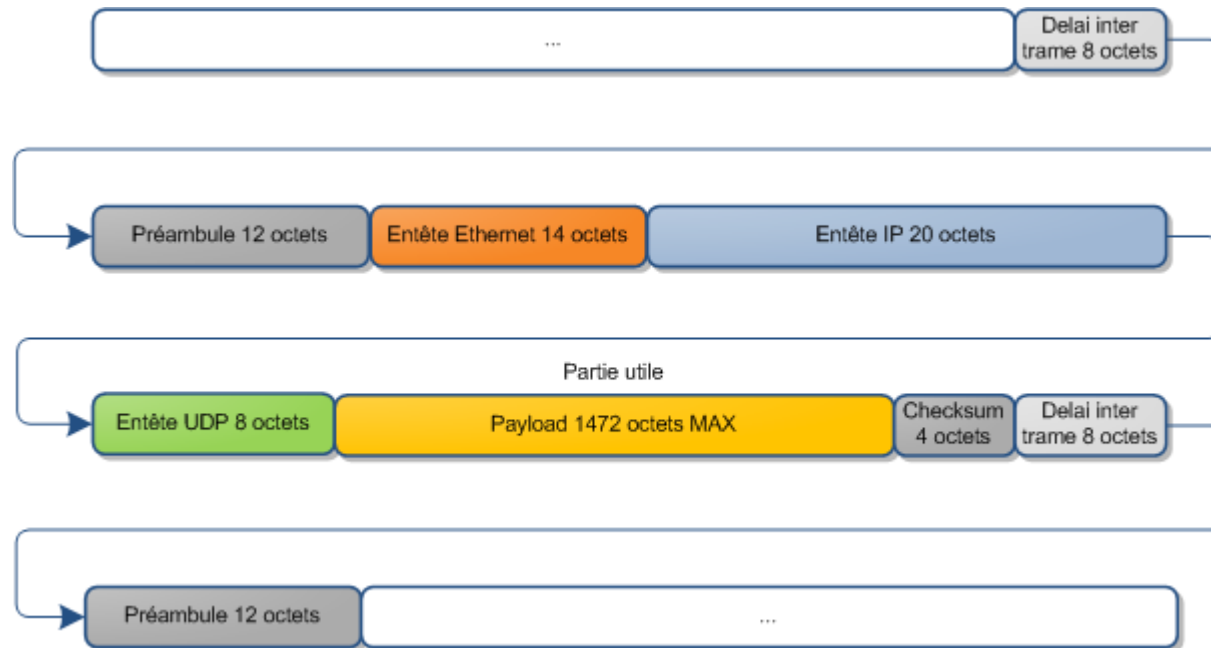
Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Architecture:

Débit utile théorique:
117 Mo / s

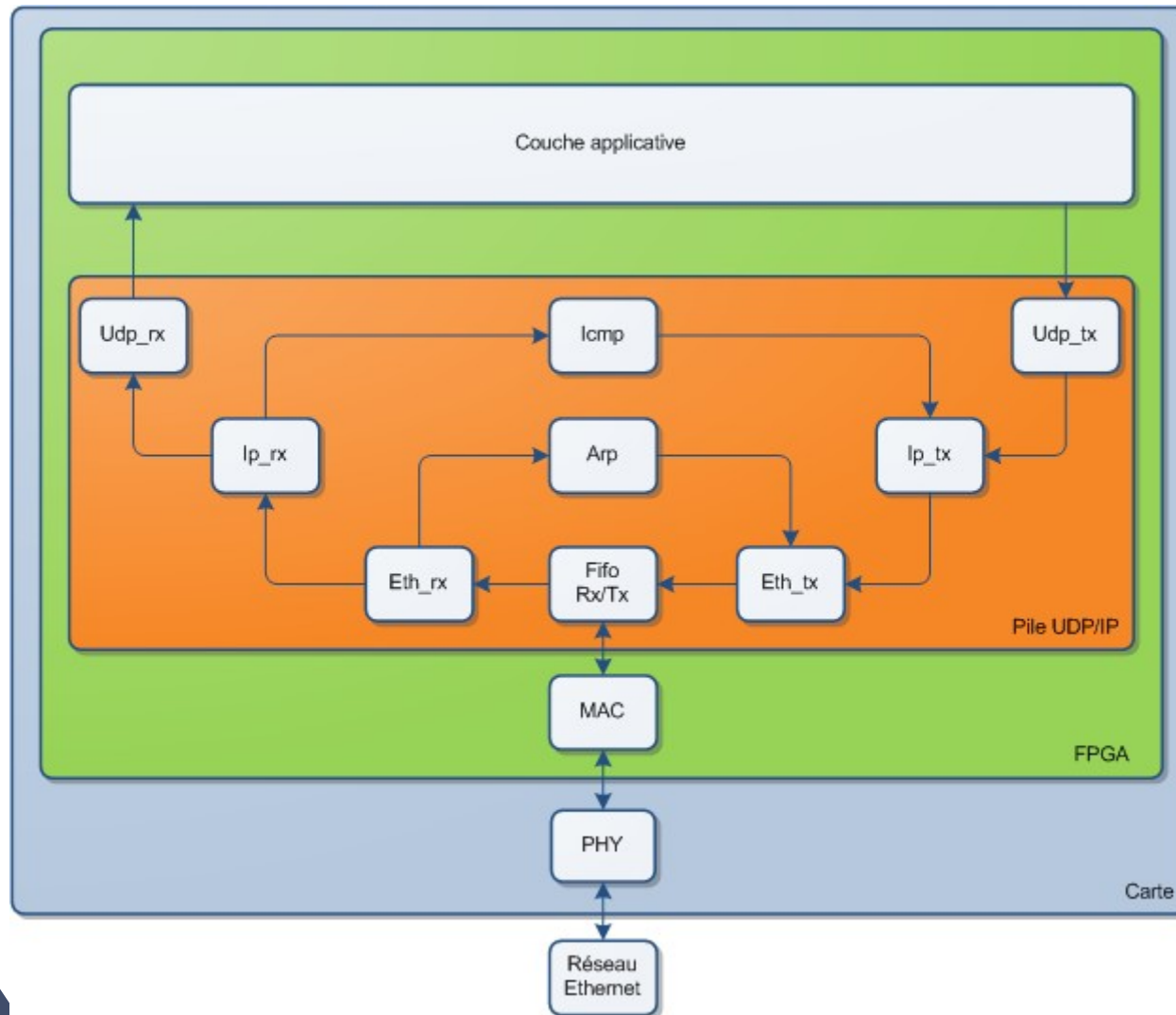
Streaming et
remplissage des trames





Traitement du signal et communication numérique sur FPGA

Architecture:



Modèle OSI

Transport

réseau

liaison données

physique



Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Résultats:

- Implémentation sur une carte d'évaluation Spartan 3A DSP
- Liaison Full duplex **117** Mo/s
[Temps de latence masqué par le préambule + checksum
+ délai inter-trame]
- système s'identifiant sur un réseau
- pile évolutive pour prendre en compte d'autres protocoles réseaux

Implémentation sur une affaire interne.



Traitement du signal et communication numérique sur FPGA

Liaison Gigabit Ethernet sur FPGA

Amélioration d'une carte de traitement

2 ports G-Ethernet

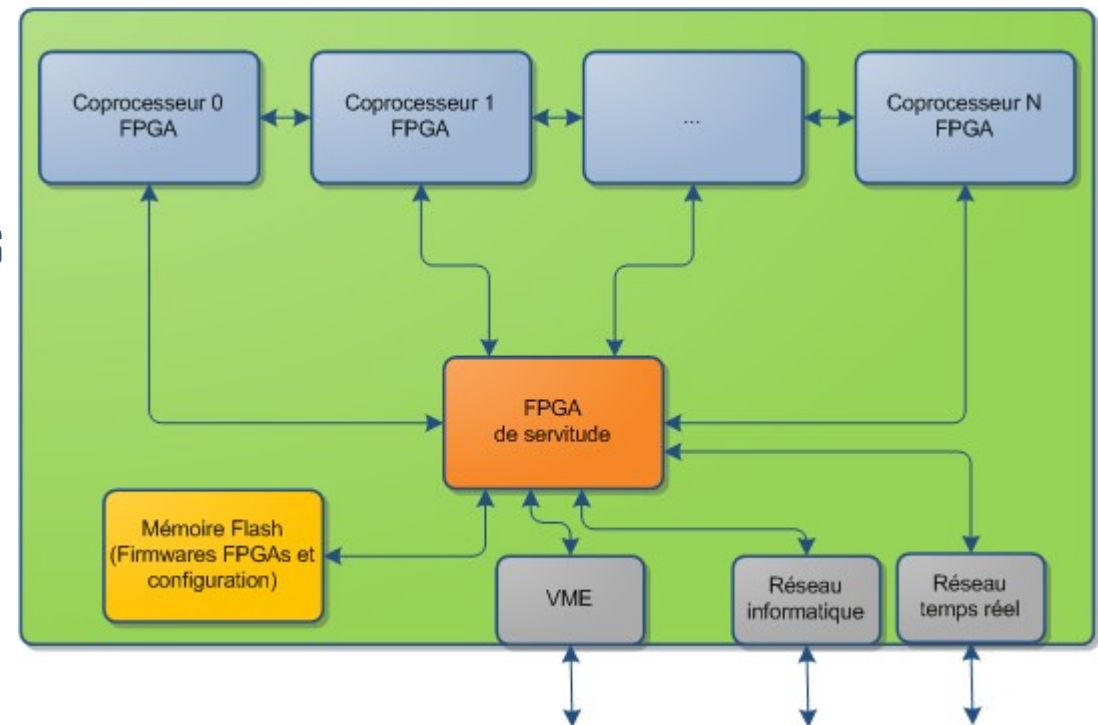
Systeme de routage des données

FPGAs <--> Ports G-Ethernet

Configuration VME

-Paramètres G-Ethernet

-Tables de routage





Traitement du signal et communication numérique sur FPGA

Présentation du stage

- Contexte
- Finalité

Analyse spectrale voie courte/voie longue sur FPGA

Liaison Gigabit Ethernet sur FPGA

Conclusion et perspectives



Traitement du signal et communication numérique sur FPGA

Conclusion et perspectives:

- Montée en puissance des FPGAs dans les applications de traitement du signal et de communication numérique.
- Véritables systèmes à part entière.
- Nouveaux outils, nouvelle philosophie de conception.



Traitement du signal et communication numérique sur FPGA

